

УДК 681.3:629.7

ПРОЦЕССОРНЫЙ МОДУЛЬ ДЛЯ БОРТОВОЙ СИСТЕМЫ СБОРА И ХРАНЕНИЯ НАУЧНОЙ ИНФОРМАЦИИ

*И.В. Чулков, М.В. Бунтов, Д.Г. Тимонин, А.А. Коновалов,
К.В. Ануфрейчик, А.В. Никифоров*

Институт космических исследований РАН, Москва

Введение

Задачу построения бортовой системы сбора информации разработчики аппаратуры решали неоднократно. Однако в последнее время разработка таких систем становится все более сложной. Связано это с тем, что наряду с постоянно повышающимися требованиями к задачам, выполняемым системами сбора, существует несколько требований, которые существенно усложняют задачу создания таких систем. К таким требованиям относятся:

- *Невысокая стоимость*

Прошли те времена, когда космическая промышленность получала неограниченное финансирование.

- *Сжатые сроки разработки*

Сроки реализации являются одним из основных факторов целесообразности проекта.

- *Высокая надежность*

Увеличиваются сроки функционирования космических аппаратов. А это, в свою очередь, повышает требования к надежности разрабатываемых систем.

- *Небольшие габариты*

Дороговизна вывода на орбиту каждого килограмма полезной нагрузки приводит к необходимости миниатюризации аппаратуры.

Каковы же пути решения поставленной задачи создания системы сбора информации?

1. Пути решения

Вариант использования промышленно изготавливаемой процессорной платы

Одним из решений могло быть использование одной из множества серийно изготавливаемых материнских плат, предназначенных для работы в тяжелых условиях.

Использование или отказ от использования таких плат является предметом большой дискуссии, выходящей за рамки данной работы. Тем не менее, нужно отметить следующие важные факторы, которые могут свести на нет все преимущества быстрого получения готовой процессорной платы:

- Не предусмотрено резервирование на уровне плат. В таких системах возможно резервирование только на уровне устройств.
- Создание системы сбора не ограничивается одной процессорной платой. Поэтому требуется разработка дополнительных плат.
- Подключение дополнительных плат должно осуществляться через один из стандартных интерфейсов, присутствующих на процессорной плате. Такое не всегда удобно из-за сложности интерфейса или, наоборот, из-за ограничения в производительности.
- Возможна проблема (неудобство) с различиями в конструктивах, габаритах, способах крепления процессорной платы и дополнительных плат.
- Габариты процессорной платы могут не соответствовать требованиям общих габаритов разрабатываемого устройства (системы).
- Серийная процессорная плата содержит много элементов, которые не требуются для создаваемого устройства. Тем не менее, все такие «излишки» «тащим» в космос. Отсюда — неоправданное снижение надежности системы, а также заметное увеличение электропотребления.
- Несмотря на кажущуюся законченность, процессорная плата всегда требует некоторой доработки. Доработка обычно связана с повторной перепайкой части компонентов на плате, вызванной необходимостью удаления перемычек (jumpers) и панелек микросхем, установленных на плате. Существует также проблема крепления модулей оперативной памяти.

- Требуется разработка собственного программного обеспечения (ПО) с учетом существующего на плате «ядро» операционной системы. Обычно документация на «ядро» конкретной платы крайне скудна или вообще отсутствует.
- Задачи, выдвигаемые перед большинством систем сбора информации, часто не требуют большой производительности, характерной для серийно изготавливаемых процессорных плат. Такие задачи под силу и обычным современным процессорам. При необходимости некоторые часто повторяющиеся алгоритмы можно «поручить» ПЛИС или ПДП-контроллеру (контроллеру прямого доступа к памяти) процессора.

2. Пример построения системы сбора информации на базе процессорных модулей ВМХ

С учетом вышесказанного, а также требований, выдвигаемых к бортовой информационно-управляющей системе проекта «Спектр-РГ», решено построить систему на базе собственного процессорного модуля ВМХ.

Структурная схема разработанной системы приведена на рис. 1.

Следует отметить некоторые особенности такой системы.

Модули интерфейсов КНА и КА довольно простые и содержат только выходные каскады. Все задачи выполняются процессорным модулем. Налицо отказ от традиционного «шинного» построения системы. Такой «отказ» вызван следующим:

- Как показывает расчет надежности, элементы построения шины снижают надежность системы.
- Применение «шинной» архитектуры ведет также к увеличению размеров системы из-за включения в состав каждой платы шинных формирователей и их обрамления.
- Параллельное подключение нескольких плат повышает требования к быстродействию шины — шина должна быть «быстрее самого быстрого устройства», что затруднительно, особенно для случая с большим количеством плат. В «шинной» архитектуре трудно подключать «медленные» устройства. Они также должны содержать в своем составе быстрый шинный интерфейс.
- Усложнение резервирования системы, особенно когда интерфейс имеет малое число сигналов, например, интерфейс

радиоканала. Необходимо резервировать все сигналы шины вместо резервирования только выходных каскадов.

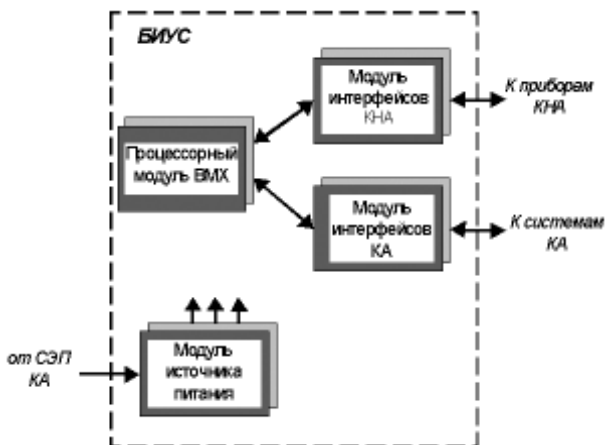


Рис. 1. Структурная схема системы для проекта «Спектр-РГ»: КНА — комплекс научной аппаратуры; КА — космический аппарат; СЭП — система электропитания

Для повышения надежности все модули резервированы и необходимость их дублирования или троирования определяется расчетом надежности.

Рассмотрим более детально процессорный модуль для бортовой информационно-управляющей системы проекта «Спектр-РГ».

Структурная схема процессорного модуля ВМХ

Структурная схема приведена на рис. 2.

В модуле применяется сигнальный процессор (32 бит RISC процессор) фирмы Texas Instruments. К особенностям данного процессора следует отнести короткое время реакции на прерывание — 6 мкс. Это позволяет быстро реагировать на события, появляющиеся в системе. Большая разрядность (32 бита) определяет высокую производительность процессора при сравнительно невысокой тактовой частоте.

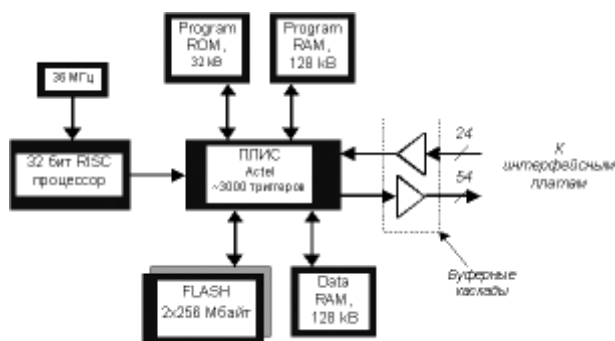


Рис. 2. Структурная схема процессорного модуля

Хотя процессор может работать на частотах до 60 МГц, для описываемой реализации используется генератор с частотой 36 МГц. Такой выбор объясняется не только соображениями снижения потребляемой мощности (меньше частота, меньше потребление). Частота 36 МГц используется также для получения частоты 12 МГц (делением на 3), необходимой для работы интерфейса MIL-STD-1553В и для формирования базовой частоты 1,048576 МГц (при делении на 103/3).

Программное ПЗУ (Program ROM) хранит загрузчик программного обеспечения и имеет сокращенный набор функций, например, прием команд, проверка целостности ПО на Flash. Остальная часть программного обеспечения находится в памяти Flash. Версий ПО может быть несколько.

Память Flash также используется в качестве долговременной памяти данных. Вся информация в памяти Flash защищена кодом Хемминга. Содержимое памяти Flash периодически проверяется на целостность. Процессорный модуль содержит две памяти Flash для увеличения объема и повышения надежности. Каждая из микросхем памяти Flash имеет коммутируемое питание для уменьшения энергопотребления и повышения ресурса.

Программное ОЗУ (Program RAM) является оперативной памятью для программ, а *память данных (Data RAM)* используется в качестве промежуточного буфера данных.

Все узлы процессорного модуля связаны посредством ПЛИС. ПЛИС также реализует помехозащищенное кодирование всех данных, хранящихся в памяти Flash, программных ОЗУ и ПЗУ.

Важной задачей ПЛИС является формирование всех обменных сигналов для интерфейсов с научной аппаратурой и служебными системами космического аппарата.

Буферные каскады используются для возможности включения нескольких полуккомплектов процессорных модулей. Большое число каскадных линий (до 74) позволяет осуществить реализацию многочисленных интерфейсов, включая их резервирование. В процессорной плате используются буферные микросхемы, содержащие встроенные токоограничивающие резисторы и допускающие соединение с аналогичными буферными каскадами незапитанного (резервного) полуккомплекта.

Внешний вид реализованного процессорного модуля представлен на рис. 3.

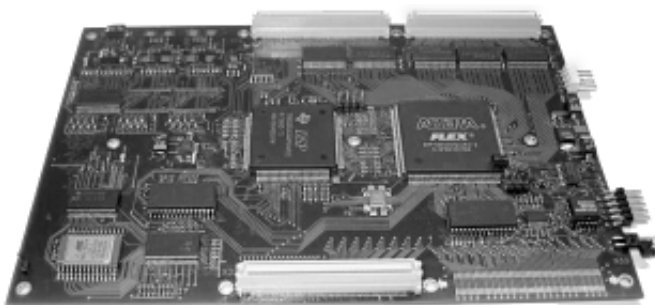


Рис. 3. Внешний вид процессорного модуля

Следует отметить некоторые особенности описываемого процессорного модуля.

Стремление к повышению надежности модуля, снижению потребляемой мощности и габаритов устройства приводит разработчиков к попытке создания «системы на кристалле». Однако реализация такой системы полностью только на одном «кристалле» в настоящее время невозможна по следующим причинам:

- Высокие требования к объему долговременной памяти (сотни мегабайт). В настоящее время «системы на кристалле» с таким объемом ОЗУ, особенно для бортового исполнения, отсутствуют.
- Непомерно высокая цена для существующих «систем на кристалле», содержащих больше число элементов.

В процессорном модуле сделана попытка уменьшения числа однородных компонентов. Применяемый 32-разрядный процессор требует подключения 32-разрядной памяти. Однако в описываемой системе это ведет к подключению либо четырех восьмиразрядных микросхем памяти, либо двух шестнадцатиразрядных. При реализации помехозащищенного кодирования Хемминга для процессорного модуля требуется уже шесть восьмиразрядных или три шестнадцатиразрядных микросхем памяти. Это, в свою очередь, снижает надежность системы, увеличивает габариты и потребляемую мощность. Поэтому в описываемом процессорном модуле используется нетрадиционное решение — подключение восьмибитного ОЗУ к 32-разрядной шине. Подключение осуществляется через ПЛИС, которая и организует четыре последовательных обращения к восьмиразрядной памяти данных и два обращения к ячейкам памяти, содержащим контрольные биты кода Хемминга. Такое подключение памяти к процессору, с одной стороны, требует применения более быстросействующей памяти. Однако, с другой стороны, достигается уменьшение габаритов устройства, снижение потребления и, как результат, повышение надежности. Важно также, что уменьшение количества применяемых микросхем снижает общую стоимость устройства.

В отличие от штатных образцов, в которых применяются однократно программируемые микросхемы, в технологическом образце процессорной платы используются многократно перепрограммируемые ПЛИС. Это позволяет упростить (и ускорить) отладку остальных элементов разрабатываемой системы. Также возможно использование одной технологической платы для нескольких схожих проектов.

Модуль имеет небольшие размеры — 120×180 мм и сравнительно невысокое потребление — 2–3 Вт. Следует отметить, что величина потребления сильно зависит от тактовой частоты генератора и от выполняемых модулем задач.

Заключение

В работе дано описание структуры процессорного модуля для бортовой информационно-управляющей системы проекта «Спектр-РГ», приведены основные характеристики, а также выделены преимущества созданного процессорного модуля.